

REPÚBLICA BOLIVARIANA DE VENEZUELA
MINISTERIO DE LA DEFENSA
UNIVERSIDAD NACIONAL EXPERIMENTAL POLITÉCNICA
DE LA FUERZA ARMADA
DEP. DE ING. ELECTRÓNICA
LABORATORIO DE ARQUITECTURA DEL COMPUTADOR

Práctica Nº 2 Unidad Central de Procesamiento (C. P. U.)

Objetivos:

Diseñar una CPU con dispositivos integrados discretos de mediana escala de integración.

Establecer una estructura de la palabra de control que permita coordinación de todos los elementos de los que se compone la CPU.

Codificar una serie de microprogramas que puedan ser preprogramados en la unidad de control según su la palabra de control.

Desarrollar una actividad práctica donde se efectúen operaciones de carga, movimiento, aritmético y lógica con la CPU desarrollada

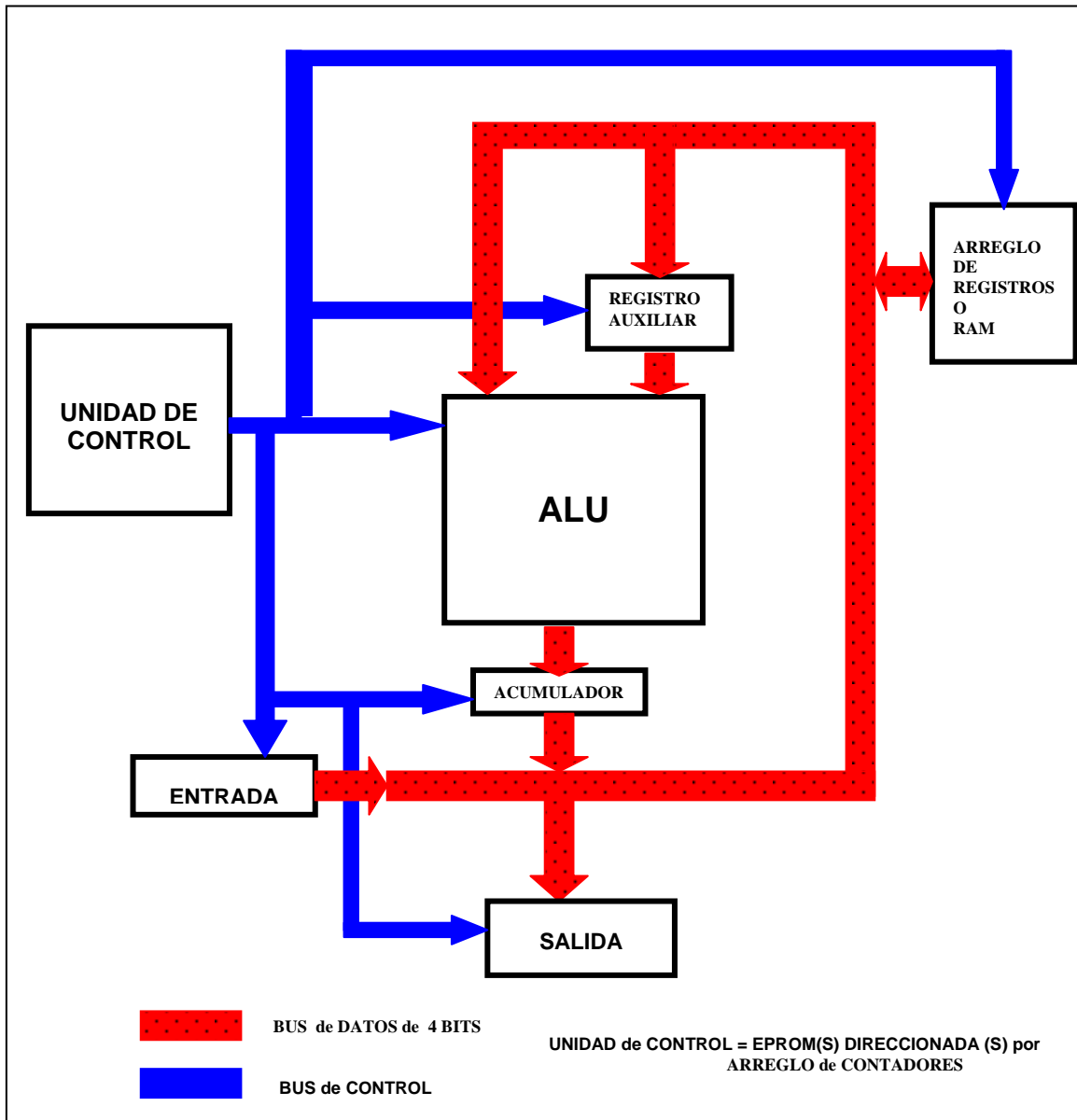
Marco Teórico:

C. P. U. del acrónimo Central Processing Unit (Unidad Central de Procesamiento) es un elemento integrante de un ordenador el cual esta constituido en su forma más primitiva o básica por tres componentes fundamentales como lo son:

- 1.- A. L. U.
- 2.- Unidad de Control (UC)
- 3.- Registros, Memorias o Banco de Registros.

Su finalidad es la de realizar las operaciones aritmética y lógicas apoyándose para ello en la A. L. U., dichas operaciones son efectuadas con los datos almacenados en el banco de registro donde reside de manera temporal la información a procesar, en este sentido, es necesario que alguien se encargue de gestionar, generar o proporcionar las señales de control para dirigir a todos los elementos integrantes de la CPU, con lo cual se evita que el bus de dato contenga información de distintas fuentes en el mismo instante de tiempo (Contención de Bus), debido, a que esto produciría un daño irreversible de los dispositivos integrantes de la CPU, esta función es llevada por la Unidad

de Control (UC), así como también la de establecer los tiempo de ejecución de cada instrucción en función de los micro-códigos necesarios para completarla de manera correcta.



Fuente: Ing. Rosanna de Alfonso

Figura N1 Diagrama de Bloques de CPU de un Bus

En la figura N1 se presenta un diagrama de bloques de una arquitectura básica de CPU con un solo bus de datos, en dicho modelo se puede apreciar los elementos de los que se compone, cabe destacar, que los bloques de entrada y salida generalmente están integrados como un único elemento, solo que a manera didáctica y para facilitar la comprensión desde el punto de vista

formativo, son separados como dos bloques compuesto por bufer 3/S asociados a LED o Interruptores.

Del modelo anterior se desprenden una serie de operaciones que pueden realizarse como las que se encuentran en la Tabla N1, dichas operaciones se están expresadas de manera general lo cual quiere decir que se pueden realizar todas las variantes que involucren a todos los registros del banco principal de memoria.

Instrucción Generalizada	Expresión o Equivalente en Lenguaje Ensamblador
➤ Cargar un registro con información de entrada.	Mov Rx, Dato de Entrada
➤ Mover de un registro a otro.	Mov Rx, Ry
➤ Sumar: el contenido de dos registros o de un registro con el dato de entrada.	Add Rx, Ry ; Add Rx, Dato de Ent.
➤ Restar: el contenido de dos registros o de un registro con el dato de entrada.	Sub Rx, Ry ; Add Rx, Dato de Ent.
➤ Multiplicar por dos o por cuatro el contenido de un registro.	Mul Rx, 2 ; Mul Rx, 4
➤ Ejecutar funciones lógicas entre dos registros o de un registro con el dato de entrada.	And ; Or ; Not; Exor
➤ Comparar (=, >, <) el contenido de dos registros o de un registro con el dato de entrada.	Esta operación en sistemas reales se efectua por la sustracción de los dos datos y evaluando las banderas del CPU
➤ Cargar el acumulador.	Mov Acc, Dato de Entrada
➤ Incrementar el acumulador.	Inc Acc
➤ Decrementar el acumulador.	Dec Acc
➤ Incrementar el contenido de un registro.	Inc Rx
➤ Decrementar el contenido de un registro.	Dec Rx

Fuente: Mogollón, 2008

Tabla N1 Operaciones de la CPU

Pre-Laboratorio: Todos los datos solicitados en esta sección deben ser presentados antes de iniciar la práctica al instructor y llenados con bolígrafo de tinta negra, el instructor lo revisará y luego lo devolverá a los estudiantes para que estos lo anexen en su informe de laboratorio.

1.- Elabore un diseño preliminar de una CPU con dispositivos integrados discretos de mediana escala de integración basado en el modelo de bloque de la figura N 1.

2.- Establezca la Palabra de Control y su condición de Estado de Reposo para la UC que controla la CPU previamente Diseñada.

Parte Práctica:

Actividad 1: Montaje del Diseño

Con los materiales de los que dispone y luego de que su instructor apruebe el diseño sugerido en la sección de pre-laboratorio, efectúe el montaje del diseño elaborado.

Actividad 2: Codificación de Micro-Instrucciones

Con la Palabra de Control aprobada por su instructor, elabore los micro códigos que va a programar en la UC para 6 operaciones a realizar con su CPU que el mismo le indique.

Actividad 3: Comprobación de Operaciones

Tome nota de los datos obtenidos con la implementación del diseño elaborado ejecutando las respectivas instrucciones ya programadas en la unidad de Control.

Preguntas Complementarias:

Anexe al informe las respuestas de las preguntas que su instructor le indique como parte del conocimiento complementario de las actividades desarrolladas.